#### PATENT ABSTRACTS OF JAPAN

(11) Publication number: 11046035 A

(43) Date of publication of application: 16 . 02 . 99

(51) Int. CI

H01S 3/18

(21) Application number: 09200025

(22) Date of filing: 25 . 07 . 97

(71) Applicant:

**FURUKAWA ELECTRIC CO** 

LTD:THE

(72) Inventor:

IWAI NORIHIRO ISHIKAWA TAKUYA

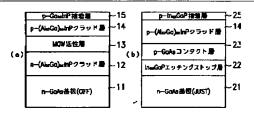
# (54) OPTICAL SEMICONDUCTOR ELEMENT AND MANUFACTURE OF THE SAME

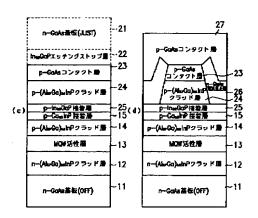
#### (57) Abstract:

PROBLEM TO BE SOLVED: To provide an element structure to for obtaining distortion-free light-emitting beam and a method of manufacturing the same structure of a AlGaInP- based semiconductor laser device formed on a GaAs substrate.

SOLUTION: This element structure is obtained by connecting directly with each other a first epitaxial growth layer formed on a first semiconductor substrate 11, having a main surface inclined in the direction [011] from the (100) surface and a second epitaxial growth layer formed on a second semiconductor substrate 21 having the main surface in the (100) surface, eliminating a second semiconductor substrate 1 and particularly providing a stripe ridge to the second epitaxial growth layer. In particular, after the first epitaxial growth layer and the second epitaxial growth layer have been bonded directly, a second semiconductor substrate 21 is eliminated, and the stripe ridge is formed to the second epitaxial growth layer.

COPYRIGHT: (C)1999,JPO





#### (19)日本国特許庁(JP)

# (12) 公開特許公報(A)

# (11)特許出願公開番号

# 特開平11-46035

(43)公開日 平成11年(1999)2月16日

(51) Int.Cl.<sup>6</sup>

識別記号

H01S 3/18

FI H01S 3/18

審査請求 未請求 請求項の数5 OL (全 9 頁)

(21)出願番号

特願平9-200025

(22)出願日

平成9年(1997)7月25日

(71)出願人 000005290

古河電気工業株式会社

東京都千代田区丸の内2丁目6番1号

(72)発明者 岩井 則広

東京都千代田区丸の内2丁目6番1号 古

河電気工業株式会社内

(72)発明者 石川 卓哉

東京都千代田区丸の内2丁目6番1号 古

河電気工業株式会社内

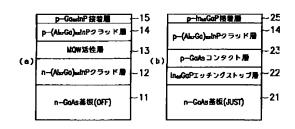
(74)代理人 弁理士 長門 侃二

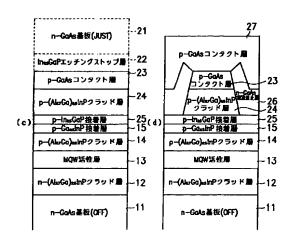
# (54) 【発明の名称】 光半導体素子およびその製造方法

#### (57)【要約】

【課題】 GaAs基板上に形成されるAlGaInP系の 半導体レーザ装置であって、歪みのない出射ビームを得 る素子構造とその製造方法を提供する。

【解決手段】 (100)面から[011]方向に傾斜した主面を有する第1の半導体基板上に積層形成した第1のエピタキシャル成長層と、主面を(100)面とした第2の半導体基板上に積層形成した第2のエピタキシャル成長層とを互いに直接接着し、且つ前記第2の半導体基板を除去した素子構造を有し、特に前記第2のエピタキシャル成長層にストライプ状のリッジを設けた構造とする。特に第1のエピタキシャル成長層と第2のエピタキシャル成長層とを直接接着した後、第2の半導体基板を除去し、次いで前記第2のエピタキシャル成長層にストライプ状のリッジを形成する。





#### 【特許請求の範囲】

【請求項1】 (100)面から[011]方向に傾斜した 主面を有する第1の半導体基板上に積層形成した第1の エピタキシャル成長層と、主面を(100)面とした第2 の半導体基板上に積層形成した第2のエピタキシャル成 長層とを互いに接着してなり、

1

前記第2のエピタキシャル成長層に、ストライプ状のリ ッジを設けると共に、前記第2の半導体基板を除去して なる素子構造を有することを特徴とする光半導体素子。

【請求項2】 (100)面から[011]方向に傾斜した 10 主面を有する第1の半導体基板上に、下部クラッド層、 活性層、上部第1クラッド層、および第1接着層からな る第1のエピタキシャル成長層を順に積層成長させる工 程と、

主面を(100)面とした第2の半導体基板上に、コンタ クト層、上部第2クラッド層、および第2接着層からな る第2のエピタキシャル成長層を順に積層成長させる工 程と、

前記第1のエピタキシャル成長層の第1接着層と、前記 第2のエピタキシャル成長層の第2接着層とを直接接着 する工程と、

前記第1および第2のエピタキシャル成長層の接着の 後、前記第2の半導体基板を除去する工程と、

次いで前記第2のエピタキシャル成長層の前記コンタク ト層と上部第2クラッド層とを加工してストライプ状の リッジを形成した後、該リッジの側面に電流阻止層を成 長させる工程とを備えたことを特徴とする光半導体素子 の製造方法。

【請求項3】 (100)面から[011]方向に傾斜した 主面を有する第1の半導体基板上に、下部クラッド層、 活性層、上部第1クラッド層、および第1接着層からな る第1のエピタキシャル成長層を順に積層成長させる工 程と、

主面を(100)面とした第2の半導体基板上に、第2接 着層、上部第2クラッド層、およびキャップ層からなる 第2のエピタキシャル成長層を順に積層成長させる工程 と、

前記第2のエピタキシャル成長層の前記キャップ層と上 部第2クラッド層とを加工してストライプ状のリッジを 形成した後、該リッジの側面に電流阻止層を成長させる

次いで上記電流阻止層を含む前記第2のエピタキシャル 成長層を支持体に固定して前記第2の半導体基板を除去 する工程と、

第2の半導体基板の除去により露出した前記第2の接着 層に前記第1のエピタキシャル成長層の第1接着層を直 接接着する工程とを備えたことを特徴とする光半導体素 子の製造方法。

【請求項4】 前記第1および第2の半導体基板は、G aAs基板であって、前記第1および第2のエピタキシャ ル成長層は、AlGaInP系の材料からなることを特徴 とする請求項2または3に記載の光半導体素子の製造方 法。

【請求項5】 前記電流阻止層は、GaAsまたはGaP からなることを特徴とする請求項2または3に記載の光 半導体素子の製造方法。

#### 【発明の詳細な説明】

# [0001]

【発明の属する技術分野】本発明は、(100)面から [011]方向に傾斜した主面を有する半導体基板上に形 成される光半導体素子とその製造方法に係り、特に形状 歪みのない出射ビームを得ることのできる半導体レーザ 装置を実現するに好適な光半導体素子の製造方法に関す る。

#### [0002]

20

30

40

【関連する背景技術】光半導体素子として代表的な半導 体レーザ装置は、各種情報機器や光通信に用いられる重 要なデバイスとして注目されている。特にAlGaInP 系の半導体レーザ装置は、その発振波長が600~70 0 n m と短く、例えば光ディスク装置やバーコードリー ダに組み込まれる可視光域の光源として好適である等の 特徴を有する。

【0003】この種の600nm帯のAlGaInP系半 導体レーザ装置は、例えばn-GaAs基板上にAlGaIn P系の複数の半導体層を順にエピタキシャル成長させた 素子構造の光半導体素子として実現される。即ち、この 種の半導体レーザ装置の製造は、例えば図1(a)に示す ように、先ず(100)面から[011]方向に9°程度傾 斜した主面を有するn-GaAs基板1を準備し、このn-GaAs基板1上に有機金属気相成長 (MOCVD) 法を 用いて、n-Gaos InPバッファ層2、n-(AlorGa) 0.5 InPクラッド層3、MQW活性層4、p-(Alo,7G a) os InP第1クラッド層5、p-Gaos InPエッチン グストップ層6、p-(Ala,Ga)as InP第2クラッド 層7、そしてp-GaAsキャップ層8を、それぞれ所定 の膜厚に順に積層形成することから開始される。尚、上 記MQW活性層 4 は、(Alos Ga)os InP光ガイド(S CH)層に挟まれたGao.s InP/(Alo.sGa)o.s InP からなる多層膜の量子井戸として実現される。

【0004】次いでフォトリソグラフィおよびウェット エッチングにより、前記p-GaAsキャップ層8上にSi O₂膜等のエッチングマスク (図示せず) を形成し、こ のエッチングマスクを用いて前記p-GaAsキャップ層 8とp-(Alo,Ga)os InP第2クラッド層7とを、図 1(b)に示すようにp-Gaos InPエッチングストップ 層6が露出するまでエッチング除去し、p-(Alo,Ga) os InP第2クラッド層7にストライプ状のリッジを形 成する。

【0005】その後、前記エッチングマスクとして用い たSiO₂膜を、そのまま領域選択成長用のマスクとして

20

用いたMOCVD法により、図1(c)に示すように前記リッジの側面(露出したp-GaosInPエッチングストップ層6上)にn-GaAs電流阻止層9を形成する。次いで前記SiO。膜を除去した後、再度、MOCVD法を用いて、その全面(p-GaAsキャップ層8およびn-GaAs電流阻止層9上)にp-GaAsコンタクト層10をエピタキシャル成長させる。そしてp-GaAsコンタクト層10上にP電極、また前記n-GaAs基板1の下面にN電極をそれぞれ蒸着形成することによって半導体レーザ装置が製造される。

### [0006]

【発明が解決しようとする課題】ところで上述した如くして製造されるAlGaInP系の半導体レーザ装置にあっては、その系に固有な問題である自然超格子を抑制して短波長のレーザ発振を実現し、且つ良好なAlGaInP系の半導体層を成長させるために、前述したように結晶面方位が傾斜した、所謂傾斜基板が用いられる。特にこの種の半導体レーザ装置においては、専ら(100)面から[011]方向に7~15°程度傾斜した主面を有するn-GaAs基板1が用いられる。

【0007】この為、上記結晶方位の傾斜に起因して、前述した如く形成されるリッジの形状が、図1に示すように非対称となることが否めない。するとこの非対称なリッジ構造に原因してレーザ励起される発振光のビーム形状が非対称化し、その出射ビーム形状に歪みが生じると言う不具合が生じる。このような出射ビーム形状の歪みは、例えば上記半導体レーザ装置を光ディスク装置の光源として用いる場合に問題となる。

【0008】本発明はこのような事情を考慮してなされたもので、その目的は、リッジ形状が対称で、しかも結晶性の良好な光半導体素子とその製造方法を提供することにある。即ち、本発明は結晶方位が傾斜した半導体基板上に半導体層をエピタキシャル成長させて製造される光半導体素子であって、上記半導体層に形成されるリッジの対称性を十分に確保した素子構造の光半導体素子とその製造方法を提供することを目的としている。

【0009】特に本発明は、GaAsからなる傾斜基板上に形成されるAlGaInP系の半導体レーザ装置であって、歪みのない出射ビームを得ることのできる光半導体素子とその製造方法を提供することにある。

### [0010]

【課題を解決するための手段】上述した目的を達成するべく本発明に係る光半導体素子、例えば半導体レーザ装置は、(100)面から[011]方向に傾斜した主面を有する第1の半導体基板上に積層形成した第1のエピタキシャル成長層と、主面を(100)面とした第2の半導体基板上に積層形成した第2のエピタキシャル成長層とを互いに直接接着し、且つ前記第2の半導体基板を除去した素子構造を有するものであって、前記第2のエピタキシャル成長層に、ストライプ状のリッジを設けたことを

特徴としている。

【0011】即ち、本発明は、(100)面を主面とする 第2の半導体基板上に成長させた第2のピタキシャル成 長層にストライプ状のリッジを形成することで、第1の 半導体基板の結晶方位に拘わることなく上記リッジの形 状を対称なものとし、且つ第1の半導体基板に対する結 晶性を良好に保った素子構造の光半導体素子を実現して いる。

4

【0012】また請求項2に記載するように本発明に係 る光半導体素子の製造方法は、(100)面から[011] 方向に傾斜した主面を有する第1の半導体基板上に、下 部クラッド層、活性層、上部第1クラッド層、および第 1接着層からなる第1のエピタキシャル成長層を順に積 層成長させると共に、一方、主面を(100)面とした第 2の半導体基板上に、コンタクト層、上部第2クラッド 層、および第2接着層からなる第2のエピタキシャル成 長層を順に積層成長させ、前記第1のエピタキシャル成 長層の第1接着層と、前記第2のエピタキシャル成長層 の第2接着層とを直接接着した後、前記第2の半導体基 板を除去し、次いで前記第2のエピタキシャル成長層の 前記コンタクト層と上部第2クラッド層とを加工してス トライプ状のリッジを形成した後、該リッジの側面に電 流阻止層を成長させて半導体レーザ装置を実現する。こ れによって前記リッジを対称形状とし、且つ前記エピタ キシャル成長層からなる各半導体層の、前記第1の半導 体基板に対する結晶性を良好なものとしたことを特徴と している。

【0013】また請求項3に記載するように本発明に係 る光半導体素子の製造方法は、(100)面から[011] 方向に傾斜した主面を有する第1の半導体基板上に、下 部クラッド層、活性層、上部第1クラッド層、および第 1接着層からなる第1のエピタキシャル成長層を順に積 層成長させると共に、一方、主面を(100)面とした第 2の半導体基板上に、第2接着層、上部第2クラッド 層、およびキャップ層からなる第2のエピタキシャル成 長層を順に積層成長させ、前記第2のエピタキシャル成 長層の前記キャップ層と上部第2クラッド層とを加工し てストライプ状のリッジを形成した後、該リッジの側面 に電流阻止層を成長させ、次いで上記電流阻止層を含む 前記第2のエピタキシャル成長層を支持体に固定して前 記第2の半導体基板を除去した後、露出した前記第2の 接着層に前記第1のエピタキシャル成長層の第1接着層 を張り合わせ、その後、前記支持体から取り外した後、 熱処理を施して直接接着して半導体レーザ装置を実現す る。これによって前記リッジを対称形状に形成し、且つ 前記エピタキシャル成長層からなる各半導体層の、前記 第1の半導体基板に対する結晶性を良好なものとしたこ とを特徴としている。

【0014】特に前記第1および第2の半導体基板としてGaAs基板を用い、前記第1および第2のエピタキシ

20

5

ャル成長層をAlGaInP系の材料を用いて成長させることで、自然超格子の形成を抑制した短波長帯の半導体レーザ装置を実現することを特徴としている。更に前記電流阻止層としてGaAsまたはGaPを用いることで実屈折率型素子構造の半導体レーザ装置を実現することを特徴とする。特にGaPの場合には、電流阻止層での吸収損失を低減することを特徴としている。

#### [0015]

【発明の実施の形態】以下、図面を参照して本発明の実 施形態に係る光半導体素子、具体的には半導体レーザ装 置と、その製造方法について説明する。図2は、本発明 の第1の実施形態に係る半導体レーザ装置の製造方法を 概略的に示している。この図2を参照して半導体レーザ 装置の製造方法について説明すると、先ず(100)面か ら[011]方向に9°傾斜した主面を有する第1の半導 体基板としてn-GaAs基板(OFF)11を準備する。そし てこのn-GaAs基板11上に、例えばMOCVD法を 用いて、図2(a)に示すように第1のエピタキシャル層 として、例えばn-(Alo,Ga)os InP下部クラッド層 12を1.2μm厚、MQW活性層13、p-(Al<sub>0.7</sub>G a)<sub>0.5</sub> InP上部第1クラッド層14を0.15 μ m厚、 そしてp-Gaus InP接着層15を5nm厚に順に積層 形成する。尚、前記MQW活性層13は、(Alos Ga) os InP光ガイド(SCH)層に挟まれたGaos InP/ (AlasGa)as InPからなる5nm厚の多層膜の量子 井戸として実現される。

【0016】一方、(100)面を主面とする第2の半導体基板として、n-GaAs基板(JUST)21を準備する。そしてこのn-GaAs基板21上に、例えば有機金属気相成長(MOCVD)法を用いて図2(b)に示すように 30第2のエピタキシャル層として、例えばp-Ga<sub>0.5</sub>InPエッチングストップ層22を0.2μm厚、p-GaAsコンタクト層23を0.3μm厚、p-(Al<sub>0.7</sub>Ga)<sub>0.5</sub>InP上部第2クラッド層24を1.0μm厚、そしてp-In<sub>0.5</sub>GaP接着層25を5nm厚に順に積層形成する。

【0017】次いで前記第1および第2のエピタキシャル層の各表面にそれぞれ前処理を施した後、室温大気中にて図2(c)に示すように前記p-Gao.s InP接着層15およびp-Ino.sGaP接着層25の各劈開面を合わせる。そして600℃程度の温度で熱処理することで前記第1および第2のエピタキシャル層を互いに直接接着させる。

【0018】その後、前記n-GaAs基板11側に、例えばワックスを塗布する等してその表面を保護し、この状態で、例えばアンモニアと過酸化水素との混合液を用いて前記n-GaAs基板21をエッチング除去する。このとき上記混合液に対して前記p-GaosInPエッチングストップ層22が反応しないので、このエッチングはn-GaAs基板21をエッチングした状態で自動的に停止する。そこで、次に塩酸系のエッチング液を用いて前50

記p-Gao.s I nPエッチングストップ層22をエッチング除去する。

【0019】かくして上述した如くして第1のエピタキシャル成長層に第2のエピタキシャル成長層を直接接着した後、n-GaAs基板21とp-Gao.sInPエッチングストップ層22とをそれぞれエッチング除去すれば、ここに結晶方位が傾斜したn-GaAs基板21上に形成された第1のエピタキシャル成長層と、この第1のエピタキシャル層上に結晶整合して設けられた第2のエピタキシャル成長層とを備えたエピタキシャル・ウェハを得ることができる。つまり結晶方位が傾斜したn-GaAs基板11上に、自然超格子の形成を抑制したAlGaInP系の多層膜を積層形成してなるエピタキシャル・ウェハを得ることができる。

【0020】次いで上記エピタキシャル・ウェハを用い、例えばフォトリソグラフィおよびウェットエッチングにより、前記p-GaAsコンタクト層23上にSiO₂膜等のエッチングマスク(図示せず)を形成する。そしてこのSiO₂膜からなるエッチングマスクを用いて前記p-GaAsコンタクト層23とp-(Alo,Ga)osInP上部第2クラッド層24とを、図2(d)に示すようにInosGaP接着層25が露出するまでエッチング除去し、p-(Alo,Ga)osInP上部第2クラッド層24に、例えば幅6 $\mu$ mのストライプ状のリッジを形成する。

【0021】この際、p-GaAsコンタクト層23とp-(Alo,,Ga)osInP上部第2クラッド層24とは、結晶方位に傾斜のある第1のn-GaAs基板11上に直接接着により設けられているものの、前述したように結晶方位に傾斜のない第2のn-GaAs基板21上に成長させたものであるから、結晶方位のずれに起因する角度ずれが生じることがなく、従ってそのリッジ形状が対称となる。

【0022】しかる後、前記エッチングマスクとして用いたSiO₂膜を、そのまま領域選択成長用のマスクとして用い、MOCVD法により図2(d)に示すように前記リッジの側面にn-GaAs電流阻止層26を形成する。次いで前記SiO₂膜を除去した後、再度、MOCVD法を用いて、その全面(p-GaAsコンタクト層23およびn-GaAs電流阻止層26上)にp-GaAsコンタクト層27をエピタキシャル成長させる。そして特に図示しないが、p-GaAsコンタクト層27上にP電極、また前記n-GaAs基板1の下面にN電極をそれぞれすることによって半導体レーザ装置が製造される。

【0023】かくしてこのようにして製造される半導体レーザ装置によれば、結晶方位が傾斜した第1のn-Ga As基板11上に下部クラッド層12、活性層13、上部第1クラッド層14を積層形成しているので、自然超格子の形成が抑制され、発光波長が短く結晶性の良好なAlGaInP系多層膜を得ることができる。しかもリッ

10

40

ジが形成される上部第2クラッド層24が、結晶方位にずれのない第2のn-GaAs基板21上に成長させたものであるので、該リッジが対称性の良好な形状となる。この結果、対称性に優れたレーザ発振を励起し、歪みのない出射ビームを得ることが可能となる。

【0024】しかも電流狭窄の為のリッジの構造、n-GaAs電流阻止層26による上記リッジの埋め込み構造とが、実質的に第2のn-GaAs基板21上に成長させた第2のエピタキシャル成長層であるAlGaInP系多層膜上に実現されるので、その閾値電流の低減を図り、また量子化効率を十分に高めることができ、発振特性の良好な半導体レーザ装置を実現することができる。

【0025】ところで上記素子構造の半導体レーザ装置は、次のようにして製造することもできる。図3はその製造方法を概略的に示すものであり、この図3を参照してその製造方法について説明すると、先の図2に示した実施形態と同様に、先ず(100)面から[011]方向に9°傾斜した主面を有する第1の半導体基板としてn-GaAs基板(0FF)11を準備する。そして図3(a)に示すように、上記第1のn-GaAs基板11上に第1のエピタキシャル層として、例えばn-(Alo,rGa)の InP下部クラッド層12、MQW活性層13、p-(Alo,rGa)の InP上部第1クラッド層14、そしてp-Gao。InP接着層15を順に積層形成する。これらの各層の膜厚は、先の実施形態と同様にすれば良い。

【0026】一方、(100)面を主面とする第2の半導体基板として、n-GaAs基板(JUST)41を準備する。 そしてこの第2のn-GaAs基板41上に、MOCVD 法を用いて図3(b)に示すように第2のエピタキシャル 層として、例えばp-In<sub>0.5</sub>GaP接着層42を5nm 厚、p-(Al<sub>0.7</sub>Ga)<sub>0.5</sub>InP上部第2クラッド層43を 1.0μm厚、そしてp-GaAsキャップ層44を0.3 μm厚に順に積層形成する。

【0027】次いで例えばフォトリソグラフィおよびウェットエッチングにより、前記p-GaAsキャップ層44上に $SiO_2$ 膜からなるエッチングマスク(図示せず)を形成し、このエッチングマスクを用いて前記p-GaAsキャップ層44とp-( $Al_0$ , Ga) $_0$ s InP上部第2クラッド層43とを、図3(c)に示すようにp-In $_0$ s GaP接着層42が露出するまでエッチング除去する。このエッチング処理によって、p-( $Al_0$ , Ga) $_0$ s InP上部第2クラッド層43に、例えば幅6 $\mu$ mのストライプ状のリッジを形成する。

【0028】このようにして形成されるリッジは、p-GaAsキャップ層44およびp-(Alo,Ga)o,InP上部第2クラッド層43が、前述したように結晶方位に傾斜のない第2のn-GaAs基板41上に成長させたものであるから、先の実施形態と同様に結晶方位のずれに起因する角度ずれが生じることがなく、対称性の良好なストライプ状のリッジとして形成される。

【0029】しかる後、前記エッチングマスクとして用いたSiO₂膜を、そのまま領域選択成長用のマスクとして用い、MOCVD法により図3(c)に示すように前記リッジの側面にn-GaAs電流阻止層45を形成する。

次いで前記 $SiO_2$ 膜を除去した後、再度、MOCVD法を用いて、その全面(p-GaAsキャップ層44およびn-GaAs電流阻止層45上)にp-GaAsコンタクト層46をエピタキシャル成長させる。

【0030】以上のようにして第2のn-GaAs基板41上のエピタキシャル成長層上に、更に前記p-GaAsコンタクト層46をエピタキシャル成長させたならば、次の図3(d)に示すようにその上面を、例えば石英性の支持体51に固定する。この支持体51へのp-GaAsコンタクト層46の固定は、例えばエレクトロンワックスを用いて行われる。この状態において、例えばアンモニアと過酸化水素との混合液を用いて前記n-GaAs基板41をエッチング除去する。このとき上記混合液に対して前記p-In<sub>0.5</sub>GaP接着層42が反応しないので、このエッチングはn-GaAs基板41をエッチングした状態で自動的に停止する。

【0031】次いで第1のn-GaAs基板11上のp-Gab.sInP接着層15の表面と、上記エッチングによって露出したp-Ino.sGaP接着層42の表面(下面)とをそれぞれ前処理し、これらの劈開面を室温大気中にて互いに張り合わせた後、前記支持体51から取り外す。次いでこの状態で、600℃程度の加熱処理を施し、これによって図3(e)に示すように前記第1のエピタキシャル成長層と第2のエピタキシャル成長層とを互いに直接接着する。その後、この直接接着により接合一体化されたエピタキシャル・ウェハの表面を清浄化した後、p-GaAsコンタクト層46上にP電極、また前記第1のn-GaAs基板1の下面にN電極をそれぞれすることによって半導体レーザ装置が製造される。

【0032】かくしてこのようにして製造される半導体レーザ装置によれば、先の実施形態と同様に結晶方位が傾斜した第1のn-GaAs基板11上に下部クラッド層12、活性層13、上部第1クラッド層14を積層形成しているので、自然超格子の形成が抑制され、発光波長が短く結晶性の良好なAlGaInP系多層膜を得ることができる。しかもリッジが形成される上部第2クラッド層43が、結晶方位にずれのない第2のn-GaAs基板41上に成長させたものであるので、該リッジが対称性の良好な形状となる。この結果、対称性に優れたレーザ発振を励起し、歪みのない出射ビームを得ることが可能となる。

【0033】しかも電流狭窄の為のリッジの構造と、n-GaAs電流阻止層26による上記リッジの埋め込み構造とを第2のn-GaAs基板41上に形成した後、該第2のn-GaAs基板41をエッチング除去するので、仮にエッチングによって露出した上部第2クラッド層43

の表面が多少荒れていても、第1のエピタキシャル成長 層との直接接着によって確実な接着が可能である。従っ てその発振閾値電流を低減し、また量子化効率を十分に 高めることができ、発振特性の良好な半導体レーザ装置 を実現することができる。

【0034】尚、本発明は上述した各実施形態に限定されるものではない。例えば図3に示した実施形態においては、電流阻止層45としてn-GaAs層を成長させたが、これに代えてn-GaP層を成長させても良い。このn-GaP層を用いた場合、n-GaAs層に比較してその格子定数差が3.7%と大きいので、結晶成長後の表面状態(モフォロジー)がかなり荒れてしまう。しかしながら電流阻止層45としてn-GaP層を成長させても、前述したように第2のn-GaAs基板41をエッチング除去することで露出した電流阻止層45を、そのまま第1のエピタキシャル成長層との直接接着面とするので、これらの接着を結晶整合性良く良好に行い得る。

【0035】また電流阻止層45としてn-GaP層を用いた場合、実屈折率型の電流狭窄構造が実現されるので、該電流阻止層45での吸収損失を減少させることが20でき、その発振効率を高めると共に、発振閾値電流や量子化効率の更なる改善効果も期待することが可能となる。また前記各実施形態においては、活性層を量子井戸構造として実現する場合を例に説明したが、バルク構造や歪み量子井戸として実現する場合にも同様に適用することができる。更にはストライプ状のリッジを対称に形成して電流を狭窄する構造の他の光半導体素子にも同様に適用することができる。要はその要旨を逸脱しない範囲で種々変形して実施することができる。

#### [0036]

【発明の効果】以上説明したように本発明によれば、結晶方位が傾斜した主面を有する第1の半導体基板上に積層形成した第1のエピタキシャル成長層と、結晶方位の傾斜のない第2の半導体基板上に積層形成した第2のエピタキシャル成長層とを互いに直接接着し、且つ前記第2の半導体基板を除去した素子構造を有するものであって、前記第2のエピタキシャル成長層に、ストライプ状のリッジを設けているので、第1の半導体基板の結晶方位に拘わることなく上記リッジの形状を対称なものとし、且つ第1の半導体基板に対する結晶性を良好に保った素子構造の光半導体素子を実現し得る。従って、例えば歪みのない出射ビームを得ることができ、且つ発振特性の良好な半導体レーザ装置を効果的に実現することができる。

【0037】また請求項2に記載するように、第1の半 導体基板上に成長させた第1のエピタキシャル成長層 \* \*と、第2の半導体基板上に成長させた第2のエピタキシ ャル成長層とを直接接着した後、前記第2の半導体基板 を除去し、次いで前記第2のエピタキシャル成長層にス トライプ状のリッジを形成するので、諸特性に優れた光 半導体素子を簡易に製造することができる。 更には第1 の半導体基板上に第1のエピタキシャル成長層を順に積 層成長させ、一方、第2の半導体基板上に第2のエピタ キシャル成長層を順に積層成長させた後、該第2のエピ タキシャル成長層にストライプ状のリッジを形成し、次 いでこの第2のエピタキシャル成長層を支持体に固定し て前記第2の半導体基板を除去した後、その露出した前 記第2のエピタキシャル成長層に前記第1のエピタキシ ャル成長層を直接接着するので、エピタキシャル成長層 の表面モフォロジーに拘わりなく、結晶性の良好な光半 導体素子を実現することができる等の実用上多大なる効 果が奏せられる。

10

# 【図面の簡単な説明】

【図1】従来一般的なAlGaInP系の半導体レーザ装置の概略的な製造工程とその素子構造を示す図。

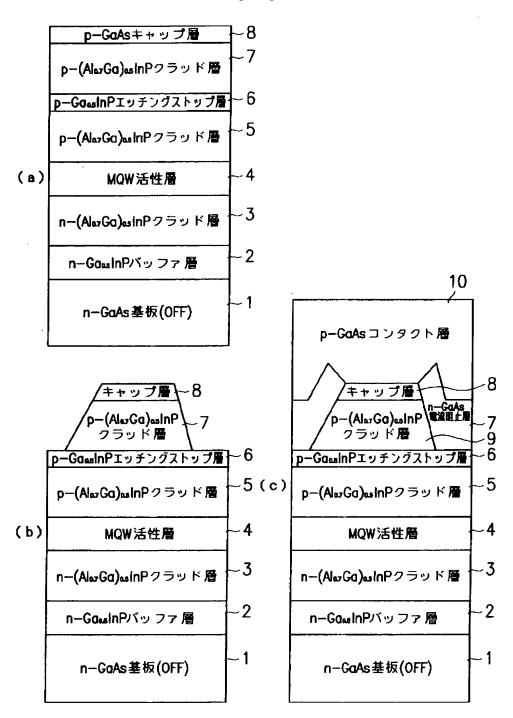
【図2】本発明の第1の実施形態に係るAlGaInP系の半導体レーザ装置の概略的な製造工程とその素子構造を示す図。

【図3】本発明の第2の実施形態に係るAlGaInP系の半導体レーザ装置の概略的な製造工程とその素子構造を示す図。

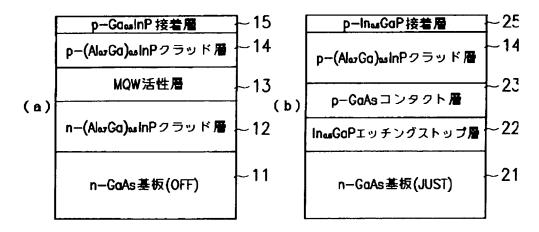
#### 【符号の説明】

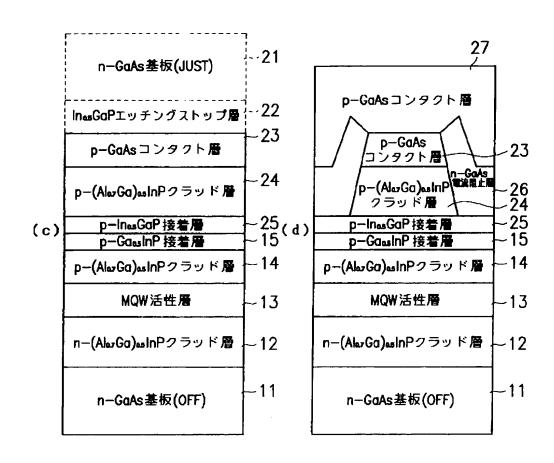
- 11 n-GaAs基板 (第1の半導体基板)
- 12 n-(Alo,,Ga)o, InP下部クラッド層
- 13 MQW活性層
- 30 14 p-(Alo,,Ga)os InP上部第1クラッド層
  - 15 p-Ga<sub>0.5</sub> InP接着層
  - 21 n-GaAs基板(第2の半導体基板)
  - 22 p-Gaos InPエッチングストップ層
  - 23 p-GaAsコンタクト層
  - 24 p-(Alo, Ga)os InP上部第2クラッド層
  - 25 p-In<sub>0.5</sub>GaP接着層
  - 26 n-GaAs電流阻止層
  - 27 p-GaAsコンタクト層
  - 41 n-GaAs基板(第2の半導体基板)
  - ) 42 p-In₀₅GaP接着層
    - 43 p-(Al<sub>0.7</sub>Ga)<sub>0.5</sub> InP上部第2クラッド層
    - 44 p-GaAsキャップ層
    - 45 n-GaAs電流阻止層
    - 46 p-GaAsコンタクト層
    - 51 支持体

【図1】



【図2】





[図3]

